

## リードソロモン Express

本製品は、リードソロモン符号方式の誤り訂正符号 Encoder/Decoder IP コアです。

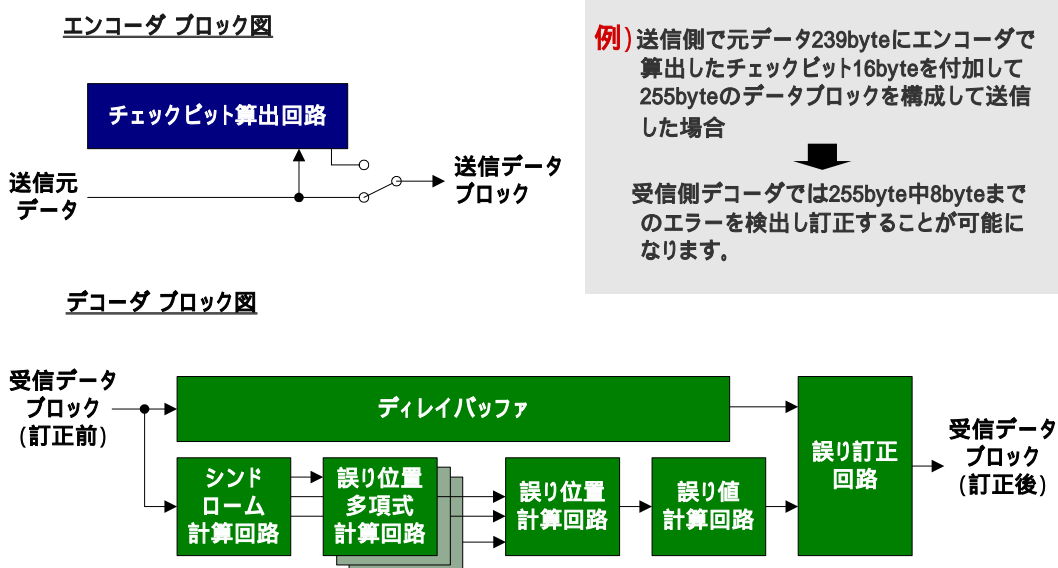
誤り位置多項式の計算および誤り値の計算をパイプライン処理することで、スループット 1 Gbps 以上を実現しました。

### 【仕様】

符号	RS(255, 239; 8)
原始多項式	$X^8 + X^4 + X^3 + X^2 + 1$
生成多項式	$G(X) = (X+1)(X+ \quad)(X+ \quad^2) \cdots (X+ \quad^{15})$
遅延量	2 ~ 6 コードブロック分 (エラー発生バイト数とコードブロック長により可変)

スループット1Gbps 以上を実現  
可変データブロック長に対応  
チェックビットの Byte 数や原始多項式・生成多項式は  
ご要望に応じてカスタマイズが可能

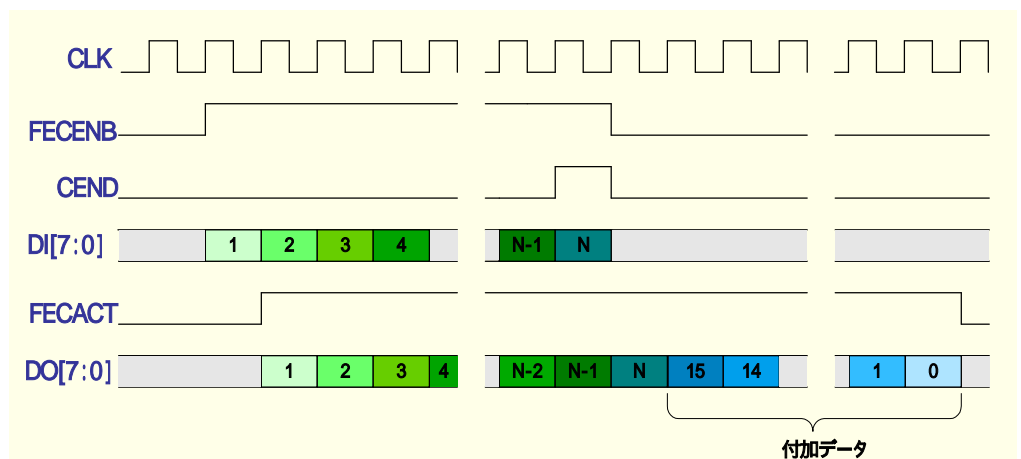
### 【ブロック図】



## 【外部インターフェース】

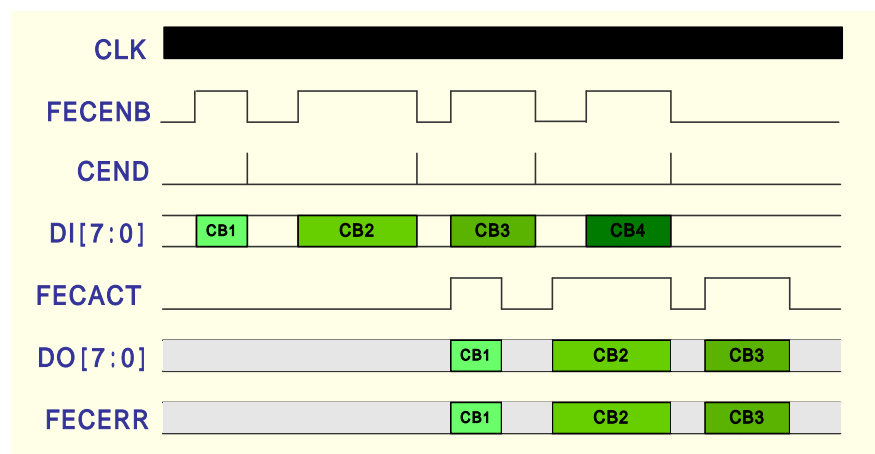
## 1. エンコーダ

信号名	I/O	機能
nRESET	I	FECリセット信号 (負論理/パワーオンリセット)
CLK	I	ビット同期クロック
FECENB	I	FEC動作イネーブル信号
CEND	I	FECコードワード終了信号
DI[7:0]	I	入力データ
FECTACT	O	FEC動作中表示信号
DO[7:0]	O	出力データ



## 2. デコーダ

信号名	I/O	機能
nRESET	I	FECリセット信号 (負論理/パワーオンリセット)
CLK	I	ビット同期クロック
FECENB	I	FEC動作イネーブル信号
CEND	I	FECコードワード終了信号
DI[7:0]	I	入力データ
FECTACT	O	FEC出力有効信号
DO[7:0]	O	出力データ
ERR[1:0]	O	受信データエラー情報 0X: エラーなし 10: 修復可能なエラー発生 11: 訂正不可能エラー発生



## 【規模と速度(参考)】

- デバイス : ALTERA 製 Cyclone ( EP1C12 )
- 使用 LE 数 : 約 7,200LEs ( エンコーダ部:約 200LEs / デコーダ部:約 7,000LEs )
- 必要 Memory 空間 : 20kbit ( デコーダのみ使用 )
- 最大動作速度 : 130MHz

【記述言語】 Verilog-HDL ( VHDL での対応も可能です。詳細はお問合せください。)

ご要望により IP のカスタマイズおよび機能追加してのご提供も可能です。  
外部制御回路等の周辺回路のカスタム設計も承りますので、ご相談ください。  
HDL 言語で設計していますので、様々な FPGA や ASIC デバイスへ対応出来ます。  
マクロ(ネットリスト)によるご提供や ROM 形式でのご提供も可能です。

通信機器・画像処理関連ハードウェア、ファームウェアの  
受託開発も承ります。

## 株式会社テクノクリエート

【本社】〒980-0801 仙台市青葉区木町通1-8-28 武山興産ビル  
【東京技術センター】〒206-0014 東京都多摩市乞田1284 永山 U ビル

お問い合わせはこちら

☎ 0120 - 733 - 606 (お問い合わせセンター)

E-mail: info@techno-create.com

http://www.techno-create.com